

## **БАЗОВЫЕ АППАРАТНО-ПРОГРАММНЫЕ СРЕДСТВА ЦИФРОВОЙ СИСТЕМЫ АВАРИЙНОЙ ЗАЩИТЫ РЕАКТОРА ВВЭР**

В настоящее время на российских АЭС с реакторами ВВЭР применяются системы аварийной защиты, построенные на базе технических средств с «жесткой» логикой работы. Применение в системах аварийной защиты российских АЭС программируемых средств вычислительной техники, имеющих известные преимущества, в основном сдерживается по причине отсутствия на внутреннем рынке аппаратных и программных средств, отвечающих жестким требованиям национальных и международных стандартов и правил, действующих в этой области. При этом современная концепция создания систем управления и защиты перспективных реакторных установок предполагает построение, по крайней мере, одного из двух обязательных комплектов иницилирующей части аварийной защиты на базе программируемых средств.

Для реализации такого проекта в НПП ВНИИЭМ, начиная с конца 2004 г., ведется разработка базовых аппаратно-программных средств цифровой системы аварийной защиты реактора ВВЭР. В данной статье представлены состав и основные характеристики разработанной аппаратуры и программного обеспечения.

При выборе технических решений в первую очередь преследовалась цель – создать базовые аппаратно-программные средства, отвечающие требованиям отечественных и международных стандартов, предъявляемым к оборудованию для АЭС класса 2 (ОПБ-88/97 НП-001-97, МЭК 60880, МЭК 60987, РД ЭО 0554-2005). Средства должны обеспечивать возможность реализации на их основе систем конкретного целевого назначения с минимальными затратами времени на проектирование.

Базовые аппаратные средства включают:

- программируемые контроллеры;
- устройства гальванической развязки;
- источники питания;

- монтажные кроссовые устройства;
- шкафы.

**Программируемый контроллер** построен по магистрально-модульному принципу с переменным составом процессорных и функциональных модулей, зависящим от конкретного применения (проекта системы аварийной защиты).

Основу контроллера представляет собой крейт стандарта «Евромеханика» с установочным размером 19 дюймов и высотой 6U (International Standard IEC 602927).

Объединительная панель крейта организует две системные магистрали: межпроцессорную магистраль и локальную магистраль ввода-вывода. Конструктивно межпроцессорная и локальная магистрали представляют собой стандартную шину AT96, содержащую 16-разрядную шину данных, 24-разрядную шину адресов, шину управления чтением-записью памяти и ввода-вывода, линии прерываний, служебные сигналы. По составу сигналов шина AT96 идентична шинам ISA и PC/104 [1-3].

Частота синхронизации шины 8 МГц. Пропускная способность 8 Мбайт/с.

В качестве соединителей используются надежные 96-контактные соединители DIN 41612. Объединительная панель многослойная, с нормированным волновым сопротивлением и активными терминаторами на сигнальных линиях. Процессорные и функциональные модули представляют собой печатные платы с лицевыми панелями. Размер печатной платы 160 x 230 мм. Платы такого размера позволяют разместить в одном модуле достаточное количество функциональных узлов и каналов ввода-вывода и обладают высокой механической прочностью, что подтверждается их широким применением в промышленных системах. Ввод-вывод сигналов осуществляется через нижние 96-контактные соединители функциональных модулей. Ответные части нижних соединителей установлены на объединительной панели «проходного» типа, что позволяет делать все подключения с задней стороны крейта, используя при этом ленточные кабели для монтажа внутри шкафа.

В крейте могут быть установлены следующие модули:

- модуль центрального процессора;
- модуль процессора ввода-вывода;
- до 9 модулей ввода-вывода аналоговых и дискретных сигналов;

- до 5 интерфейсных модулей;
- 2 модуля источников вторичного электропитания (по схеме горячего резервирования).

**Модуль центрального процессора** является ведущим устройством в системе. Он осуществляет управление микропроцессорной магистралью и обменом данных с подчиненными устройствами – процессором ввода-вывода и интерфейсными модулями. Центральный процессор решает следующие задачи:

- анализ данных, полученных от процессора ввода-вывода и от смежных систем (через интерфейсные модули);
- контроль параметров и сравнение их с заданными значениями уставок (по комплексу параметров);
- анализ состояния технологического оборудования (по дискретным параметрам);
- формирование необходимой информации для смежных систем;
- формирование дискретных сигналов, инициирующих защитные действия;
- самодиагностика и диагностика подчиненных устройств (процессора ввода-вывода и интерфейсных модулей).

Модуль построен на базе одноплатного микрокомпьютера в формате PC/104 типа AIM104-386EX [4].

Основой микрокомпьютера AIM104-386EX является встраиваемый 32-разрядный микропроцессор Intel 386EX с тактовой частотой 33 МГц, имеющий архитектуру PC/AT и содержащий на одном кристалле всю необходимую периферию (два СОМ порта, часы реального времени, сторожевой таймер, контроллеры прерываний, таймер событий, программируемый дешифратор адресов).

На плате микрокомпьютера AIM 104-386EX установлены:

- статическое ОЗУ 1МВ с батарейной подпиткой;
- Flash ППЗУ 1МВ;
- контроллер двух последовательных портов (СОМ3, СОМ4) и одного параллельного порта ввода-вывода;
- драйвер интерфейса RS485 (для порта СОМ4);
- контроллер шины PC/104.

Плата микрокомпьютера AIM 104-386EX устанавливается как накладная на основную несущую печатную плату модуля центрального процессора. На несущей плате установлены:

- системный сторожевой таймер;

- устройства гальванической развязки портов СОМ1 и СОМ3;
- устройства гальванической развязки порта ввода дискретных сигналов;
- выходные реле порта вывода дискретных сигналов;
- источники питания драйверов портов СОМ1 и СОМ3.

На несущей плате организована магистраль РС/104, объединяющая верхний 96-контактный соединитель платы и 104-контактный соединитель для установки мезонинного модуля РС/104 (модуля микроконтроллера АІМ 104-386ЕХ).

Центральный процессорный модуль имеет лицевую панель шириной 40 мм и занимает при установке в крейт 2 слота.

На лицевой панели установлены интерфейсные соединители портов СОМ1, СОМ2, СОМ3, СОМ4, соединитель порта ввода-вывода дискретных сигналов, светодиодные индикаторы состояния и кнопка сброса модуля и других устройств крейта в исходное состояние.

При установке модуля центрального процессора в слот крейта обеспечивается связь центрального процессора через межпроцессорную магистраль АТ96 и ее расширение с подчиненными устройствами.

Выбор в качестве базового микроконтроллера Intel 386ЕХ в формате РС/104 обусловлен следующими соображениями:

- семейство микропроцессоров Intel X86 имеет открытую архитектуру, а устройства на их основе уже много лет лидируют в промышленном сегменте на мировом рынке и в России;
- семейство Intel X86 не имеет себе равных по разнообразию и степени отработанности программного обеспечения (инструментального, системного и прикладного), что значительно повышает интегральную надежность систем на их основе;
- кроме самой фирмы Intel программно совместимые с X86 микропроцессоры выпускает целый ряд других фирм (AMD, Auctor Maple, NS Geode, STPC Atlas X86, ZF и др.), что позволяет избежать зависимости от одного производителя;
- НПП ВНИИЭМ накоплен значительный положительный опыт применения микропроцессоров семейств Intel X86, в том числе и в оборудовании систем управления и защиты реакторных установок;
- Intel 386ЕХ не является микропроцессором общего применения, а принадлежит к классу встраиваемых процессоров, ориентированных в первую очередь на применение в критических промышленных приложениях;

– на сегодняшний день многими фирмами, являющимися членами консорциума PC/104, производится более 100 типов процессорных модулей PC/104, в том числе и на базе Intel 386EX (например модуль SBC 1386EX фирмы Micro/sys);

– применение мезонинной архитектуры модуля центрального процессора позволяет менее болезненно переживать смену поколений микропроцессоров, так как по мере появления новых типов процессоров X86 на рынке незамедлительно появляются модули PC/104 на их основе;

– применение модуля одноплатного микрокомпьютера PC/104 позволяет значительно сократить время и затраты на освоение технологии собственного производства аналогичных устройств и минимизировать опасные скрытые технологические дефекты, неизбежные в процессе установления технологического процесса.

Таким образом, реализация модуля центрального процессора на базе Intel совместимого микроконтроллера в формате PC/104 представляется наиболее надежным и наименее затратным решением.

**Модуль процессора ввода-вывода** является ведущим устройством на локальной магистрали ввода-вывода. Он обеспечивает управление и обмен данными с ведомыми модулями ввода-вывода аналоговых и дискретных сигналов, подключенными к локальной магистрали ввода-вывода.

Обмен данными с модулем центрального процессора осуществляется через межпроцессорную магистраль с использованием механизма прямого доступа к памяти процессора ввода-вывода со стороны межпроцессорной магистрали.

Модуль процессора ввода-вывода осуществляет циклический опрос каналов ввода аналоговых и дискретных сигналов, предварительную обработку полученной информации (фильтрацию и подавление дребезга), формирование в памяти обновляемого массива информации об измеренных параметрах, периодическое тестирование модулей ввода-вывода и самодиагностику.

Модуль процессора ввода-вывода построен на базе микроконтроллера ADSP-2181 фирмы "Analog Devices" с внутренней тактовой частотой 32 МГц, который имеет встроенные 16 К x 24 бит памяти программ и 16 К x 16 бит памяти данных [5]. Первоначальная загрузка программ в память ADSP 2181 производится через байтовый порт прямого доступа к памяти (BDMA) из ППЗУ.

В состав модуля входят следующие функциональные узлы:

- энергонезависимая память ОЗУ 128 К x 8 бит со встроенными часами реального времени;
- ППЗУ 128 К x 8 бит;
- Flash ППЗУ 128 К x 8 бит;
- 2-канальный контроллер последовательного интерфейса – УСАПП;
- узел формирования локальной магистрали ввода-вывода;
- узел сопряжения с межпроцессорной магистралью.

Для обмена с центральным процессором через межпроцессорную магистраль используется внутренний порт прямого доступа к памяти (IDMA) ADSP 2181.

Для долговременного хранения данных (коэффициентов цифровых фильтров, констант) используется Flash ППЗУ 32К x 8 бит с последовательным интерфейсом I<sup>2</sup>C, подключенная к программируемым выводам флагов ADSP 2181.

Схема формирования сигнала "Reset" обеспечивает слежение за напряжением питания и реализует функции сторожевого таймера.

Контроллер УСАПП выполнен на микросхеме Z85C30. Каждый канал имеет индивидуальную гальваническую развязку и может быть сконфигурирован как RS232 или как RS485. Скорость приема-передачи до 250000 бит/с.

На базе последовательного порта SPORT1 микроконтроллера ADSP 2181 программно реализован дополнительный интерфейс RS232 с гальванической развязкой, который предназначен для отладки и обновления программ. Скорость приема-передачи до 57600 бит/с. Число бит данных 8 без контроля четности.

С целью обеспечения возможности подключения внутрисхемного эмулятора EZ-ICE 218X для отладки аппаратуры и программ на плате модуля организован интерфейс JTAG. Модуль имеет встроенные средства тестирования и диагностики. Для реализации требуемых логических связей в модуле процессора ввода-вывода используются микросхемы ПЛИС с возможностью их программирования в составе платы. Модуль имеет лицевую панель шириной 20 мм, на которую выведены стандартные (D-SUB 9) соединители двух портов RS-232/RS-485 и дополнительный служебный интерфейс RS-232.

**Модуль ввода аналоговых сигналов** предназначен для ввода и преобразования в цифровой код нормированных аналоговых сиг-

налов напряжения постоянного тока. Модуль является ведомым устройством на локальной магистрали ввода-вывода. Модуль содержит 32 однопроводных канала измерения напряжения в диапазоне 0...+5В. Разрядность АЦП – 12 бит. Время преобразования – 3 мкс. Погрешность преобразования – не более 0,1% полной шкалы.

Модуль имеет встроенные средства тестирования и диагностики. На лицевой панели модуля (шириной 20 мм) установлены индикатор режима тестирования и индикатор процесса преобразования АЦП.

Логика управления и сопряжения с локальной магистралью ввода-вывода реализована в ПЛИС с возможностью её перепрограммирования в составе устройства. Для питания аналоговых устройств модуля в его составе имеются локальные источники питания  $\pm 15\text{В}$ .

**Модуль вывода аналоговых сигналов** предназначен для формирования выходных аналоговых сигналов напряжения и тока. Модуль является ведомым устройством на локальной магистрали ввода-вывода. Модуль содержит 16 выходных каналов напряжения в диапазоне 0...+5В. Разрядность ЦАП – 12 бит. Время установления выходного сигнала – 6 мкс. Погрешность преобразования – не более 0,1% полной шкалы.

Модуль имеет встроенные средства тестирования и диагностики. На лицевой панели модуля (шириной 20 мм) установлен индикатор режима тестирования.

Логика управления и сопряжения с локальной магистралью ввода-вывода реализована в ПЛИС с возможностью её перепрограммирования в составе устройства. Для питания аналоговых устройств модуля в его составе имеются локальные источники питания  $\pm 15\text{В}$ .

**Модуль ввода дискретных сигналов** предназначен для ввода сигналов напряжения постоянного тока. Модуль является ведомым устройством на локальной магистрали ввода-вывода. Модуль имеет 32 независимых канала для ввода дискретных сигналов от устройств с потенциальным выходом или типа «сухой контакт». Все входные каналы выполнены с индивидуальной гальванической развязкой на базе оптронов. Уровню логической «1» на входе соответствует напряжение 12-32 В, уровню логического «0» - напряжение 0-8 В.

Модуль имеет встроенные средства тестирования и диагностики. Модуль имеет лицевую панель шириной 20 мм.

Логика управления и сопряжения с локальной магистралью ввода-вывода реализована в ПЛИС с возможностью её перепрограммирования в составе устройства.

**Модуль вывода дискретных сигналов** предназначен для формирования дискретных двухпозиционных сигналов. Модуль является ведомым устройством на локальной магистрали ввода-вывода. Модуль имеет 32 независимых выходных канала. Все входные каналы выполнены с индивидуальной гальванической развязкой на базе оптоэлектронных реле с возможностью коммутации напряжения до 60 В постоянного или переменного тока до 1 А.

Модуль имеет встроенные средства тестирования и диагностики. Модуль имеет лицевую панель шириной 20 мм.

Логика управления и сопряжения с локальной магистралью ввода-вывода реализована в ПЛИС с возможностью её перепрограммирования в составе устройства.

**Интерфейсный модуль** представляет собой высокоскоростной 4-портовый, интеллектуальный контроллер интерфейсов RS-485.

Модуль обеспечивает одновременную по всем четырем каналам прием-передачу данных в асинхронном режиме со скоростью 230,4 или 460,8 Кбит/с. Возможна работа со скоростью до 1,8 Мбит/с.

Модуль работает в режиме полудуплексного обмена.

В состав модуля входят следующие функциональные узлы:

- энергонезависимая память ОЗУ 128 К x 8 бит со встроенными часами реального времени;
- ППЗУ 128 К x 8 бит;
- Flash ППЗУ 128 К x 8 бит;
- два 2-канальных контроллера последовательного интерфейса – УСАПП;
- узел сопряжения с межпроцессорной магистралью.

Для долговременного хранения данных (коэффициентов, констант) используется Flash ППЗУ 32 К x 8 бит с последовательным интерфейсом I<sup>2</sup>C, подключенная к программируемым выводам флагов ADSP 2181.

Схема формирования сигнала "Reset" обеспечивает слежение за напряжением питания и реализует функции сторожевого таймера.

В модуле используются 4 универсальных асинхронных приемопередатчика типа 16C550 с тактовой частотой 29,4912 МГц. Приемопередатчики работают под управлением микроконтроллера ADSP 2181, который полностью снимает с модуля центрального процессора нагрузку, связанную с необходимостью обработки



большого числа прерываний от одновременно работающих последовательных портов.

Обмен данными между модулем центрального процессора и интерфейсным модулем осуществляется через внутренний канал прямого доступа к памяти (IDMA) микроконтроллера ADSP 2181.

Резидентное программное обеспечение микроконтроллера ADSP 2181 реализует канальный, сетевой, транспортный и сеансовый уровни детерминированного протокола взаимодействия со смежными системами.

Скорость приема-передачи может программно выбираться из ряда 1200, 2400, 4800, ... до 1843200 бит/с.

Управление направлением передачи по интерфейсу RS-485 осуществляется сигналом RTS .

Все интерфейсные каналы модуля имеют индивидуальную гальваническую развязку и защиту от перенапряжений и статического электричества.

На базе внутреннего последовательного порта (SPORT1) микроконтроллера ADSP 2181 программно реализован дополнительный интерфейс RS232 с гальванической развязкой, который предназначен для отладки и обновления программ. Скорость приема-передачи до 57600 бит/с. Число бит данных 8 без контроля четности.

С целью обеспечения возможности подключения внутрисхемного эмулятора EZ-ICE 218X для отладки аппаратуры и программ на плате модуля организован интерфейс JTAG. Модуль имеет встроенные средства тестирования и диагностики. Для реализации требуемых логических связей в модуле используются микросхемы ПЛИС с возможностью их программирования в составе платы.

Интерфейсный модуль имеет лицевую панель шириной 20 мм, на которую выведены стандартные (D-SUB 9) соединители четырех портов RS-485 и дополнительный служебный интерфейс RS-232.

В качестве физической среды передачи информации по интерфейсам RS-485 может быть использована экранированная витая пара категории 5 с волновым сопротивлением 100 Ом. При этом на скорости 250 Кбит/с возможна работа с длиной линий связи до 300 м.

В условиях жесткой электромагнитной обстановки целесообразен переход на использование волоконно-оптических линий связи, так как в этом случае обеспечивается наиболее высокая помехозащищенность каналов связи.

Для перехода с интерфейса RS-485 на оптический порт применяются конвертеры RS-485 фирмы «HARTING» типа RS-485 HD Bus.

Конвертеры рассчитаны на использование двух типов оптоволоконных кабелей:

- на основе стекла (длина волны - 850 нм);
- на основе полимера (длина волны - 660 нм).

При использовании кабеля на основе стекла длина линии связи не должна превышать 2000 м, для кабеля на основе полимера 80 м. Скорость передачи данных по кабелю до 2 Мбит/с.

Адаптер имеет малые габариты (92 x 16 x 55 мм) и его конструкция предполагает монтаж на стандартном DIN-рельсе.

Для организации связи контроллеров с информационной диагностической сетью в состав оборудования сетевой ПЭВМ (шлюза RS-485–ETHERNET) должны входить адаптеры интерфейса RS-485. В качестве таких адаптеров используются PCI адаптеры серии PCI16XX фирмы «Advantech».

Эти адаптеры построены на базе 4-канального контроллера УСАПП типа 16PCI954, который содержит интегрированный интерфейс PCI шины. Адаптеры обеспечивают скорость приема-передачи до 921,6 Кбит/с.

**Модуль источника вторичного электропитания** предназначен для формирования напряжений питания модулей, устанавливаемых в крейт (+5 В и ±12 В). Выходные цепи +5 В и ±12 В имеют развязывающие диоды, обеспечивающие возможность параллельной работы двух модулей источников на общую нагрузку. Номинальная выходная мощность одного модуля источника обеспечивает питание всех модулей, установленных в крейте, при выходе из строя резервного модуля источника. Первичное напряжение питания модуля 22-32 В.

Выходные цепи модуля имеют быстродействующую защиту от перегрузок.

Модуль обеспечивает формирование выходных сигналов «Исчезновение входного напряжения 24 В» и «Неисправность». Входные и выходные цепи питания гальванически развязаны.

Модуль имеет лицевую панель шириной 40 мм, на которой установлен тумблер включения первичного напряжения и индикаторы наличия первичного и вторичных напряжений.

**Устройства гальванической развязки** предназначены для организации индивидуальной гальванической развязки входных и

выходных аналоговых сигналов контроллеров. В качестве устройств гальванической развязки используются модули серии 5B фирмы “Analog Devices” или их аналоги (SCM5B фирмы “Dataforth” и др.). Эти модули обеспечивают надежную гальваническую изоляцию, нормализацию, фильтрацию и усиление входных сигналов, поступающих от датчиков.

Номенклатура модулей включает:

- модули с потенциальным входом в диапазонах  $\pm 10$  мВ,  $\pm 50$  мВ,  $\pm 100$  мВ,  $\pm 1$  В,  $\pm 5$  В,  $\pm 10$  В,  $\pm 20$  В,  $\pm 40$  В;
- модули с токовым входом в диапазонах 4-20 мА, 0-20 мА;
- модули для измерения переменного напряжения и тока в диапазонах 0-100 мВ, 0-1 В, 0-10 В, 0-150 В, 0-300 В, 0-1А; 0-5А;
- модули с линеаризованной характеристикой для подключения медных, платиновых и никелевых терморезисторов по 2, 3 и 4-проводной схеме;
- модули с линеаризованной характеристикой для подключения термопар.

Для этих модулей имеется широкий спектр установочных 19” панелей, панелей с креплением на DIN-рельс, источников питания, соединительных кабелей, монтажных аксессуаров. Модули имеют два диапазона выходных напряжений  $\pm 5$  В и 0-5 В. Полоса пропускания модулей 4 Гц или 10 кГц. Погрешность преобразования  $\pm 0,05\%$ . Нелинейность преобразования  $\pm 0,02\%$ . Напряжение гальванической изоляции 1500 В. Коэффициент подавления помехи общего вида – 160 дБ.

**Монтажные кроссовые устройства** предназначены для подключения внешних кабелей от датчиков и исполнительных устройств, кроссировки сигналов внутри шкафов и передачи их к устройствам ввода-вывода контроллеров через плоские кабели. В качестве монтажных кроссовых устройств используются специализированные интерфейсные модули собственного изготовления с клеммниками фирмы WAGO. Интерфейсные модули монтируются внутри шкафов на DIN-рельсах.

**Шкафы** предназначены для размещения контроллеров, устройств гальванической развязки, вспомогательных источников питания, монтажных кроссовых устройств, сетевых фильтров и автоматических выключателей цепей питания. Базовый шкаф (фирмы “RITTAL”) габаритами 600x800x2100 мм в сейсмостойком испол-

нении с защитой от электромагнитных помех и излучений позволяет разместить два контроллера с необходимым системным оформлением.

Шкаф имеет переднюю и заднюю двери. Двери оснащены ручной защелкой с замком и датчиком открывания двери. На передней двери установлены индикаторы состояния («Исправность» и «Работа»).

**Базовое программное обеспечение контроллера** включает в свой состав:

- библиотеку стандартных процедур (PMI20LIB);
- программное обеспечение модуля процессора ввода-вывода (ПО SPMI21);
- программное обеспечение интерфейсного процессорного модуля (ПО SPMI22).

**Библиотека стандартных процедур PMI20LIB** предназначена для использования при создании прикладного программного обеспечения модуля центрального процессора. Она представляет собой совокупность программных процедур, реализующих необходимые функции при создании прикладного программного обеспечения по технологическому алгоритму формирования сигналов аварийной защиты. Библиотека реализует стандартные логические и арифметические функции, функции мажоритарной обработки сигналов («2 из 4», «2 из 3»), логические табличные функции, линейное аппроксимирование табличной функции, компаратор с гистерезисом, триггер, формирование динамических аналоговых уставок, временные задержки и др.

Библиотека стандартных процедур разработана в интегрированной среде разработки Paradigm C++ Professional Integrated Development Environment (IDE) для процессоров семейства X86.

**Программное обеспечение модуля процессора ввода-вывода (ПО SPMI21)** предназначено для управления вводом-выводом цифровых и аналоговых сигналов при помощи плат цифрового и аналогового ввода-вывода, цифровой фильтрации помех входных аналоговых сигналов с индивидуальным заданием параметров фильтра по каналам и организации двустороннего обмена данных по каналу IDMA с модулем центрального процессора.

Цикл опроса всех входных сигналов равен 5 мс. Цикл обновления данных в буфере обмена по каналу IDMA равен 20 мс.

ПО SPMI21 корректно реагирует на произвольные входные цифровые и аналоговые сигналы. Целостность адресного пространства, в котором располагается и функционирует ПО SPMI21, периодически проверяется путем контрольного суммирования.

ПО SPMI21 разработано в интегрированной среде разработки для сигнальных процессоров семейства ADSP-218X “Visual DSP++ 3.0” фирмы “Analog Devices Inc.”

**Программное обеспечение интерфейсного процессорного модуля (ПО SPMI22)** предназначено для:

- обмена информационными пакетами по внутреннему каналу прямого доступа к памяти (IDMA) с центральным процессорным модулем;

- приема и передачи информационных пакетов обмена со смежными каналами системы аварийной защиты по радиальным последовательным каналам связи для построения 3 или 4-канальной системы управления.

Для связи между процессорами контроллера и между смежными каналами используется асинхронный способ связи с механизмом циклической записи и чтения при одинаковом времени квантования.

ПО SPMI22 обеспечивает:

- прием и выдачу информации при связи с другими процессорными устройствами (абонентами), обработку информации и диагностирование;

- ввод в работу с абонентами при включении системы или после сбоя в работе одного из абонентов;

- выдачу информации о выходе из работы одного из абонентов для работающего абонента;

- выход из работы только в том случае, если не может быть обеспечено правильное функционирование системы (не проходит контроль сегмента кодов программы). При других неисправностях должны выдаваться лишь диагностические сообщения для ведущего центрального процессорного модуля, который принимает решение о дальнейших действиях;

- приоритет при приеме по последовательному каналу связи для исключения потери информации.

С ведущим процессором взаимодействие осуществляется через буферы с циклической записью по каналу IDMA. С интерфейсными процессорами других каналов системы аварийной защиты связь осуществляется через радиальные последовательные каналы связи. Прием информации выполняется по прерыванию при каждой посылке для исключения возможности потери информации.

Обмен информацией в многопроцессорной системе с минимальными задержками без ее потери базируется на использовании буферов информации с циклической записью или чтением, период которых определяется одинаковым шагом квантования всех процессорных устройств.

Для исключения возможности потери информации в последовательном канале прием выполняется с прерыванием фоновой программы и программ, вызываемых по прерыванию от таймера.

Для уменьшения времени выполнения программ после каждой посылки по последовательному каналу управление передается фоновой программе или программе, вызываемой по прерыванию от таймера.

Программы имеют модульную конструкцию, которая предполагает, что каждый модуль выполняет определенную законченную функцию, и все модули имеют одну и ту же форму вызова.

При выводе информации по последовательному каналу функциями ПО являются:

- считывание информации из буфера с циклической записью;
- подсчет контрольной суммы и сравнение с принятой;
- задание номера пакета и подсчет контрольной суммы буфера для передачи;
- кодирование буфера для передачи в формате протокола SLIP;
- выдача информации в формате протокола SLIP по последовательному каналу.

При вводе информации по последовательному каналу функциями ПО являются:

- ввод по прерыванию информации в формате протокола SLIP по последовательному каналу и запись в один из двух буферов с циклической записью;
- перекодирование информации одного из буферов из формата SLIP;
- подсчет контрольной суммы и сравнение с принятой;
- вычисление номера пакета и сравнение с принятым;

- подсчет контрольной суммы для передачи ведущему контроллеру;
- запись информации в буфер с циклической записью для ведущего контроллера.

При работе в фоновом режиме контролируется наличие несанкционированных прерываний и сохранность исполняемой программы.

Программные средства обеспечивают самоконтроль с использованием показателей:

- контрольная сумма;
- номер пакета;
- отсутствие прерываний по каналу связи за контрольный интервал времени;
- ошибка в канале связи;
- несанкционированное прерывание;
- отсутствие изменения индекса циклического буфера;
- нарушение формата информации при приеме;
- превышение допустимой длины пакета;
- изменение кодового сегмента.

Программное обеспечение построено на базе программных модулей, выполняющих определенные законченные функциональные задачи. Каждый модуль тестируется на выполнение данной функции и строится таким образом, чтобы исключить возможные многочисленные ветвления в основной программе. Такое построение модуля предполагает наличие буфера-описателя, в который записываются входные и выходные параметры модуля, константы, необходимые для работы модуля, адресные константы и наличие резервной памяти для хранения промежуточных решений. При таком построении алгоритм модуля и буфер-описатель позволяют полностью описать работу программного модуля, не прибегая к тексту программы. При этом все модули имеют одинаковую форму обращения, при которой перед вызовом модуля в один и тот же регистр заносится адрес буфера-описателя.

Асинхронная работа многопроцессорной системы с минимальным запаздыванием при обмене информацией между тремя (четырьмя) каналами системы обеспечивается за счет формирования циклических буферов. Информация записывается в циклический буфер по адресу, который определяется с помощью текущего индекса. После записи индекс увеличивается и при

достижении максимального значения, определяемого числом записей, устанавливается равным нулю. Считывание из циклического буфера выполняется по адресу, определяемому по уменьшенному на единицу текущему индексу. При таком построении системы с учетом того, что все процессоры имеют шаг квантования  $T=20$  мс, максимальное запаздывание при получении информации равно  $2T=40$  мс.

ПО SPMI22 разработано в интегрированной среде разработки для сигнальных процессоров семейства ADSP-218X "Visual DSP++ 3.0" фирмы "Analog Devices Inc."

Все компоненты базового ПО разработаны с учетом требований МЭК 60880 и РД ЭО 0554-2005 по 2-му классу безопасности в соответствии с ОПБ-88/97 для использования в составе оборудования данного класса безопасности.



**Шкаф сбора и обработки сигналов ШСО - 01М**



В настоящее время выполнена разработка конструкторской документации, разработано программное обеспечение и изготовлен опытный представительский образец базового шкафа сбора и обработки сигналов ШСО-01М (см. рисунок) на базе описанных в статье аппаратных и программных средств [11].

Базовое программное обеспечение прошло процедуру верификации и валидации (включая независимый внешний аудит исходных текстов ПО).

### **Литература**

1. AT96 Bus Specification V 1. 1. May 1995. SIPS-Group.
2. Draft Standart. IEEE P996.
3. PC/104 Specification. Version 2.3. June 1996. PC/104 Consortium.
4. AIM104-386EX. Technical Manual. Arcom Controls Ltd.
5. DSP Microcomputer ADSP-2181. Data Sheet. Analog Devices Inc. 1998.