

РЕГИСТРАЦИЯ И ОБРАБОТКА УЗКОПОЛОСНОГО РАДИОЛОКАЦИОННОГО СИГНАЛА ПРОМЕЖУТОЧНОЙ ЧАСТОТЫ НА ОСНОВЕ ВЫСОКОПРОИЗВОДИТЕЛЬНОЙ SoC ZYNQ 7000

М. И. Ашряпов, П. П. Иванов

Описывается разработка системы регистрации и обработки сигнала промежуточной частоты на базе SoC Zynq. Рассматриваются пути решения задачи узкополосной цифровой фильтрации на основе CIC-фильтров. Исследованы проблемы искажения амплитудно-частотной характеристики в полосе пропускания, предложены варианты фильтров для выравнивания ослабления по уровню -3 дБ.

Ключевые слова: программируемая логическая интегральная схема, Zynq, CIC-фильтр, цифровая обработка сигнала, интерфейс JESD204B, радиолокационная система, цифровой понижающий преобразователь.

1. Введение

Одним из основных параметров при проектировании радиолокационных систем является динамический диапазон приемника [1], который позволяет детектировать слабый входной сигнал. Его нижняя граница является уровнем чувствительности, а верхняя определяет порог искажения сигнала. Для повышения динамического диапазона используется метод сужения полосы пропускания цифровых фильтров.

В передатчиках на основе магнетрона наблюдается флуктуация сигнала по частоте, это связано с процессами нагрева лампы. Выбег частоты достигает 10 МГц. Поэтому в генераторном блоке предусмотрена система измерения текущей частоты на основе детекторов. Выход скоммутирован с системой автоподстройки частоты (АПЧ) приемника. Зондирующий сигнал, сформированный магнетроном, занимает диапазон 2 МГц, тогда как детектор измеряет хаотично в полосе 2 МГц, что определяет погрешность АПЧ.

Тогда для повышения динамического диапазона оцифрованного сигнала промежуточной частоты (ПЧ), полоса фильтра выбирается, равная полосе частот зондирующего сигнала. С учетом погрешности АПЧ ширина фильтра должна быть расширена до 6 МГц, что влечет снижение динамического диапазона.

В работе предложен способ сужения АЧХ-фильтра и выравнивания нелинейности в полосе пропускания. Производится сравнительная оценка применения каскадных интегрально-гребенчатых фильтров (cascaded integral-comb filter, CIC) и фильтров с конечной импульсной характеристикой (КИХ), а также их влияние на нелинейность полосы пропускания.

2. Система регистрации и обработки сигналов

На рис. 1 представлена блок-схема системы сбора и обработки сигналов промежуточной частоты приемника. В состав системы входят модуль аналого-цифрового преобразователя (АЦП) на основе платы ADC32RF и модуль вторичной обра-

ботки на основе платы Xilinx ZC706 Zynq-7000. Интерфейс передачи данных от АЦП к ПЛИС определен стандартом JESD204B.

АЦП регистрирует узкополосные сигналы промежуточной частоты приемника 70 МГц с частотой дискретизации 3 GSPS. Каждый канал вторичной обработки содержит несколько цифровых понижающих преобразователей (DDC), позволяющих реализовать передискретизацию до 250 MSPS.

Оцифрованные отсчеты поступают на вход смесителя, осуществляющий процесс квадратурной демодуляции. Опорный сигнал генератора (NCO) подбирается таким образом, чтобы разностная частота была 70 МГц. На выходе смесителя формируется пара ортогональных сигналов. Поток данных передается в область программируемой логической интегральной схемы (ПЛИС) через гигабитные трансиверы GTX, используя интерфейс JESD204B.

Внутри ПЛИС сформированы следующие блоки: приёмник JESD204B, реализующий физический и транспортный уровни интерфейса; цифровой фильтр; контроллер Ethernet; контроллер Direct Memory Access (DMA) для связи программируемой логики и процессорной системы (ARM).

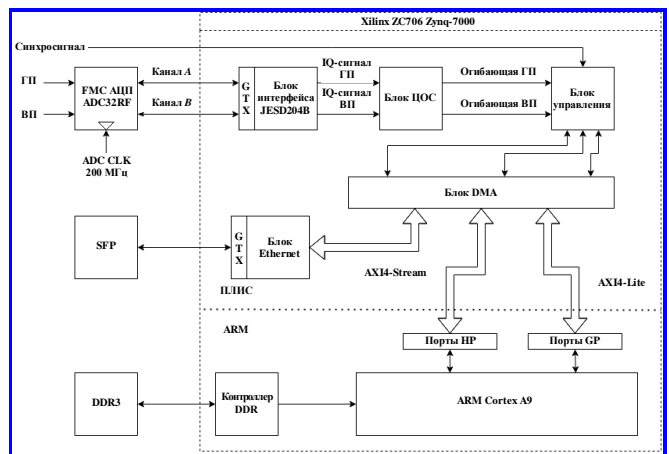


Рис. 1. Блок-схема цифровой архитектуры системы регистрации и обработки сигналов

Блок приёмника JESD204B реализует физический и транспортный уровни интерфейса и является приёмником, получающим оцифрованные отсчёты из АЦП [2]. Блок на вход получает 32 бита данных по двум линиям гигабитных трансиверов GTX и служебные сигналы интерфейса. Скорость на линиях передачи 7,68 Гбит/с. На выходе блок формирует по две пары синфазных и квадратурных (I- и Q-составляющая) сигналов по 16 бит в формате целого числа в дополнительном коде.

Блок цифровой обработки сигнала (ЦОС) (рис. 2) состоит из цепочки СИС-фильтров, КИХ-фильтров, а также арифметических блоков, отвечающих за расчёт мгновенных значений огибающего сигнала. Блок ЦОС получает на вход пару сигналов IQ от вертикальной и горизонтальной поляризации (ВП и ГП) и реализует цифровую фильтрацию компонент наложения, полученных в результате децимации.

СИС-фильтры, формально, являются узкополосными фильтрами нижних частот (ФНЧ) и хорошо подходят для фильтрации при децимации и интерполяции [3]. Использование СИС-фильтра широко применяется при фильтрации высокоскоростных потоков данных в квадратурных модуляторах/демодуляторах, поскольку представляет собой особую форму нерекурсивного фильтра скользящего среднего, который подавляет шум за счёт усреднения.

СИС-фильтр состоит из каскадного соединения N -интеграторов и гребенчатых фильтров (рис. 3). Для гребенчатых фильтров характерна разностная задержка D , при помощи которой вычитается задержанный на D отсчёт из входного отсчёта. Интегратор представляет собой секцию с обратной связью и выполняет функцию аккумулятора, при котором на каждом новом периоде дискретизации добавляется новый отсчёт. Передаточная функция и амплитудно-частотная характеристика (АЧХ) N -каскадного СИС-фильтра:

$$H(z) = \frac{(1 - z^{-RM})^N}{(1 - z^{-1})^N};$$

$$|H(f)| = \left(\frac{\sin(\pi RMf)}{\sin(\pi f)} \right)^N,$$

где N – число СИС-ступеней; R – коэффициент децимации или интерполяции; M – дифференциальная задержка гребенчатого фильтра; f – нормированная частота выборки.

Такая комбинация секций СИС-фильтра представляет одно из важных преимуществ – аппаратная реализация фильтра не требует операций умножения, поскольку необходимы только две операции

сложения на один выходной отсчёт вне зависимости от величины задержки D .

На рис. 4 показано, что с ростом параметра коэффициента дискретизации R , а также дополнением ступеней N увеличивается количество боковых лепестков, и значительно сужается область полосы пропускания, что приводит к потере энергии полезного сигнала [4].

При использовании децимации необходимо обеспечить гладкую АЧХ-фильтра в полосе пропускания, наиболее узкую переходную зону и хорошее затухание в зоне подавления. Из-за того, что АЧХ интегрального гребенчатого фильтра (ИГФ) имеет форму sinc функции, то применение одного ИГФ не сможет обеспечить требуемые параметры сигнала.

Как показано на рис. 5, АЧХ не имеет плоской полосы пропускания и чёткой полосы перехода. Эта проблема решается путём применения компенсационного КИХ-фильтра, который накладывает лучшие ограничения на края полосы пропускания и реализует более эффективное подавление в полосе затухания.

Для преодоления резкого спада КИХ-фильтр должен иметь инвертированную версию АЧХ ИГФ в полосе пропускания, поэтому компенсационный КИХ-фильтр должен иметь обратную амплитудную характеристику:

$$G(f) = \left| MR \frac{\sin\left(\frac{\pi f}{R}\right)}{\sin(\pi f M)} \right|^N \approx \left| \frac{\pi f M}{\sin(\pi f M)} \right|^N = \left| \text{sinc}^{-1}(Mf) \right|^N.$$

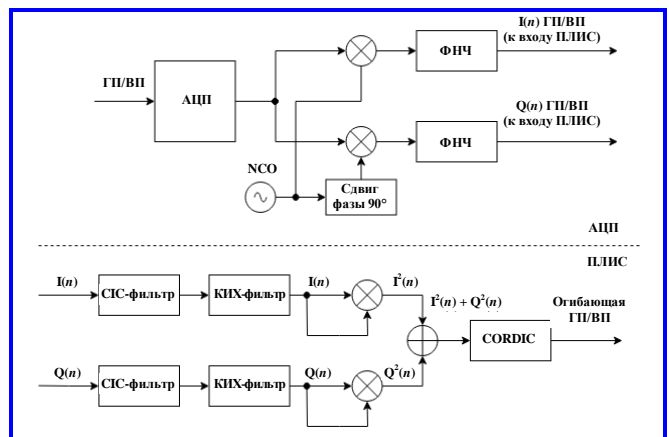


Рис. 2. Структурная схема блока DDC в АЦП и блока ЦОС в ПЛИС

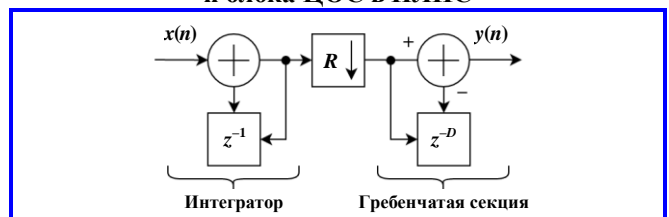


Рис. 3. Структурная схема СИС-фильтра

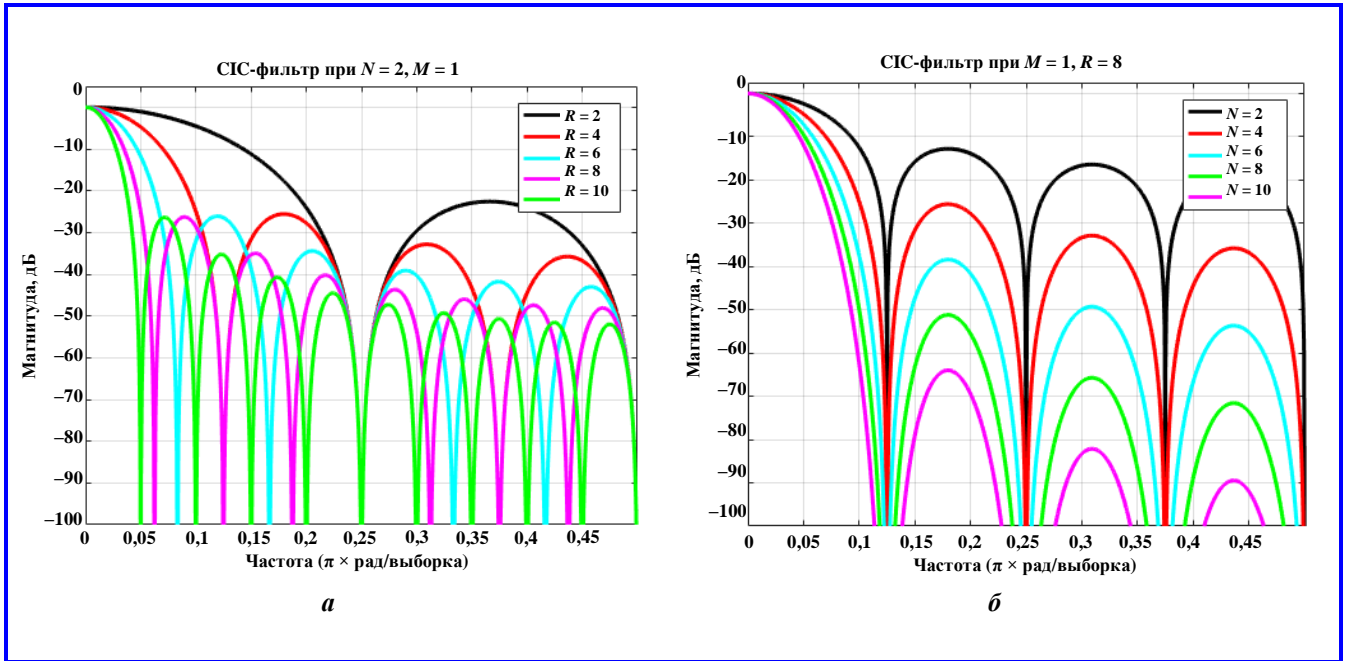


Рис. 4. Амплитудно-частотная характеристика СИС-фильтра при различных параметрах N, M, R :
 a – при $N = 2, M = 1$; b – $M = 1, R = 8$

Необходимо учесть, что компенсационный фильтр работает на низкой нормированной частоте $F_0 = f_s/R$, который характеризует полосу пропускания фильтра. Во избежание алиасинга для компенсационного КИХ-фильтра частота среза $f_c \leq (f_s/R)/2$.

Ширина полосы пропускания КИХ-фильтра влияет на уровень шумов при фильтрации. На границах полосы пропускания и подавления СИС-фильтр заранее начинает ослаблять сигнала в полосе пропускания. Компенсационный фильтр должен устранить преждевременное подавление полезного сигнала, однако такая коррекция приводит к усилению шума в полосе подавления, поэтому необходимо правильно выбирать ширину полосы пропускания при расчёте СИС- и КИХ-фильтров. Хорошим правилом при проектировании такой комбинации фильтров является выбор края полосы пропускания, который должен быть меньше, чем $f_s/R/4$.

Сигналы, полученные на выходе компенсационного КИХ-фильтра, поступают на входы арифметических блоков, в которых происходит расчёт мгновенных значений огибающей сигнала, согласно выражению:

$$E(t) = \sqrt{I(t)^2 + Q(t)^2}.$$

На выходе блок ЦОС формирует два 16-битных значения огибающих, соответствующие сигналам горизонтальной и вертикальной поляризации.

Блок (DMA) реализует функционал прямого доступа к памяти и позволяет записывать и считывать отсчёты сигналов в память DDR3, минуя процессорную систему и используя интерфейс AXI4-Stream. Данный блок позволяет установить взаимосвязь между программируемой логикой и процессорной системой ARM в кристалле Zynq.

3. Результаты тестирования

Проведены натурные испытания на лабораторном стенде в составе: отладочной платы ПЛИС, платы АЦП, генератора сигналов Rohde & Schwarz SMB 100A. Тестирование проводилось в САПР Vivado 2018.2 с применением логического анализатора ИЛА. Генератор формирует сигналы на частоте 70 МГц, входной сигнал переносится на 0 ПЧ. Отсутствие синхронизации между генератором и тактовым формирователем платы АЦП создает расхождение по частоте в масштабах килогерц. Параметры СИС-фильтра: $R = 8, N = 6, M = 1, f_c = 192$ МГц. Параметры КИХ-фильтра: 128 порядок, $f_c = 5$ МГц, $f_s = 24$ МГц, размерность коэффициентов – 16 бит. Тактовая частота проекта 192 МГц. АЧХ построенных фильтров приведены на рис. 5.

На рис. 6 и 7 представлены графики исходного сигнала, результаты расчёта огибающей до и после фильтрации сигнала СИС-, КИХ-фильтрами.

По результатам эксперимента выявлено, что огибающая исходного сигнала сильно зашумлена. Пропуская сигнал через СИС-фильтр, добиваемся сглаживания. Однако, за счет плавной АЧХ возникает неоднородность измерения в полосе частот 6 МГц. Применение компенсирующего КИХ-фильтра позволило существенно подавить энергетическую составляющую частот, лежащих выше полосы пропускания, и обеспечить крутую форму АЧХ. КИХ-фильтр на краях полосы пропускания – характеристика равномерная, свыше 6 МГц достигается резкое подавление.

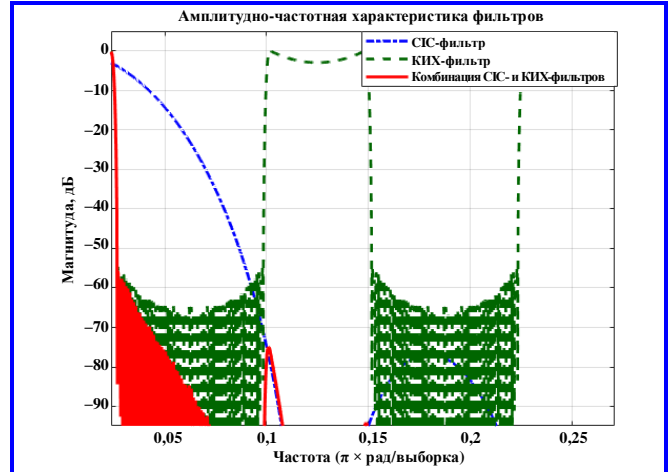


Рис. 5. Амплитудно-частотная характеристика СИС-, КИХ-фильтров и их последовательного соединения

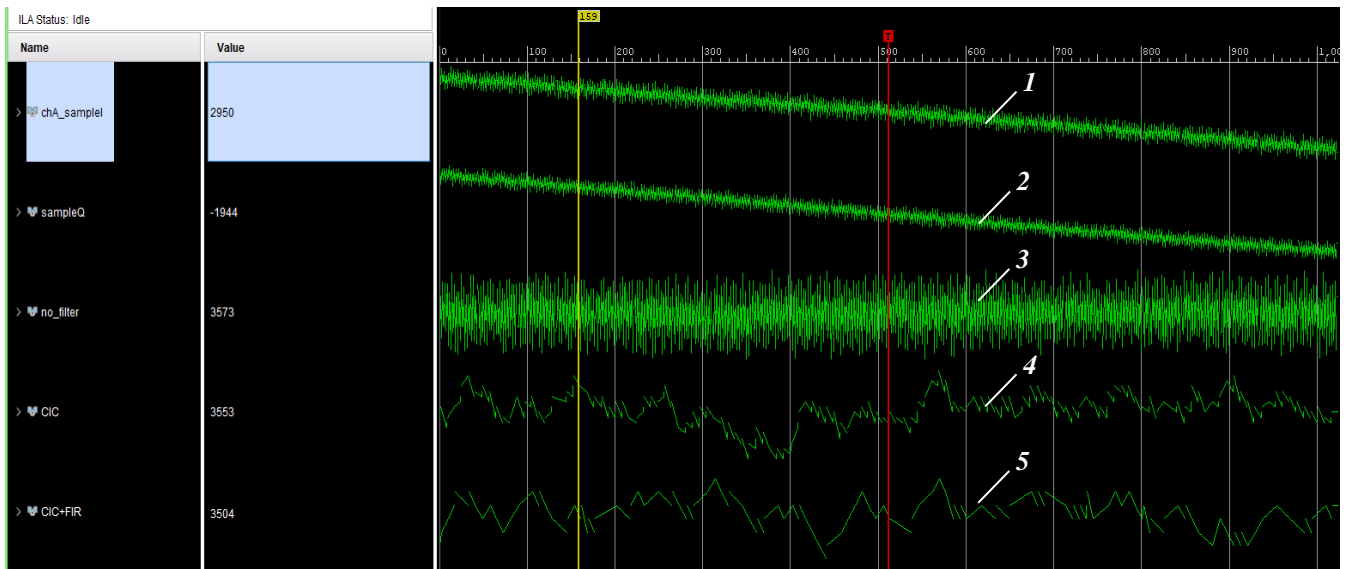


Рис. 6. Результаты тестирования цифровой фильтрации сигнала 70 МГц. Графики: 1, 2 – сигналы IQ на 0 ПЧ; 3 – огибающая без фильтрации; 4 – с фильтрацией СИС-фильтром; 5 – с фильтрацией СИС- и КИХ-фильтрами

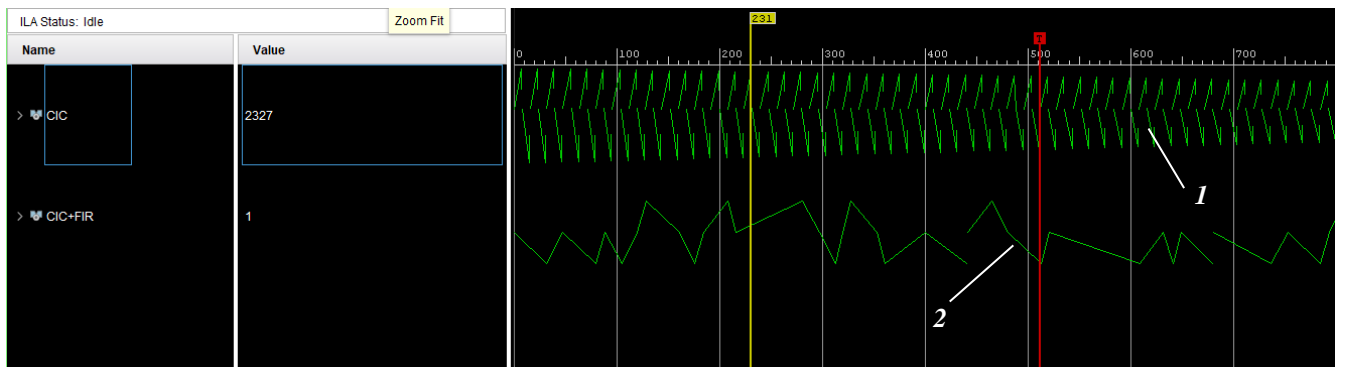


Рис. 7. Результаты тестирования цифровой фильтрации сигнала 75 МГц. Графики: 1 – огибающая с фильтрацией СИС-фильтром; 2 – с фильтрацией СИС- и КИХ-фильтрами

4. Заключение

В данной статье предложена архитектура системы регистрации и обработки зондирующего сигнала на базе SoC Zynq. Рассмотрены и решены основные проблемы при узкополосной цифровой фильтрации сигнала, сопровождающейся с искажением АЧХ в полосе пропускания.

При проектировании блока цифровой обработки на базе СИС-фильтра было предложено компенсировать неравномерность в полосе пропускания путем добавления КИХ-фильтра. Тестирование выявило, что СИС-фильтр на частоте среза $f_c = 5$ МГц начинает подавлять сигнал на 4 дБ, а при использовании компенсирующего КИХ-фильтра подавление достигает 24 дБ.

Проведённое тестирование выявило, что совместная комбинация СИС- и КИХ-фильтров позволила добиться положительного результата по неравномерности АЧХ.

Работа выполнена в рамках государственного задания Минобрнауки России, номер темы FSFF-2023-0005.

Литература

1. Горохов П. К. Толковый словарь по радиоэлектронике. Основные термины / П. К. Горохов. – Москва : Русский язык, 1993. – 246 с.
2. Harris J. What Is JESD204 and Why We Should Pay Attention to It? / J Harris // Analog Devices : [сайт]. – 2012. – URL : <https://www.analog.com/en/technical-articles/what-is-jesd204-and-why-should-we-pay-attention-to-it.html>.
3. Hogenauer E. An economical class of digital filters for decimation and interpolation / E. Hogenauer // IEEE Transactions on Acoustics Speech and Signal Processing. – 1981. – Vol. 29(2). – P. 155–162.
4. Lyons R. Understanding Digital Signal Processing / R. Lyons. – 3-rd edition. – 2010. – 954 p.

Поступила в редакцию 10.02.2023

Марат Игоревич Ашряпов, ведущий инженер, т.: +7 (999) 096-44-51, e-mail: qwindane@mail.ru.

Павел Петрович Иванов, инженер, т.: 8(499) 267-43-93 (доб. 9869).

(АО «Центральный научно-исследовательский радиотехнический институт им. академика А. И. Берга»).

ACQUISITION AND PROCESSING OF A NARROW-BAND INTERMEDIATE FREQUENCY RADAR SIGNAL BASED ON THE HIGH-PERFORMANCE SOC ZYNQ 7000

M. I. Ashryapov, P. P. Ivanov

The article describes the design of a system for registration and processing of a echo pulse IF based on SoC Zynq. Finding the ways of solving the problem of narrow-band digital processing of echo pulse using a CIC-filter. Additionally considering the problem of frequency response distortion in passband and corresponding compensation filter for attenuation equalization at –3 dB level.

Keywords: programmable logic integrated circuit, Zynq, CIC-filter, digital signal processing, JESD204B interface, radar system, digital downconverter.

References

1. Gorokhov P. K. Explanatory Dictionary of Radio Electronics. Basic terms / P. K. Gorokhov. – Moscow : Russian language, 1993. – p. 246.
2. Harris J. What Is JESD204 and Why We Should Pay Attention to It? / J Harris // Analog Devices : [website]. – 2012. – URL : <https://www.analog.com/en/technical-articles/what-is-jesd204-and-why-should-we-pay-attention-to-it.html>.
3. Hogenauer E. An economical class of digital filters for decimation and interpolation / E. Hogenauer // IEEE Transactions on Acoustics Speech and Signal Processing. – 1981. – Vol. 29(2). – P. 155–162.
4. Lyons R. Understanding Digital Signal Processing / R. Lyons. – 3rd edition. – 2010. – 954 p.

Marat Igorevich Ashryapov, lead engineer, tel.: +7 (999) 096-44-51, e-mail: qwindane@mail.ru.

Pavel Petrovich Ivanov, engineer, tel.: +7(499) 267-43-93 (ext. 9869).

(«Central research radio engineering Institute named after academician A. I. Berg»).